

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-226660

(43)Date of publication of application : 22.08.1995

(51)Int.Cl.

H03K 5/00

H02M 3/00

(21)Application number : 06-016063

(71)Applicant : HITACHI LTD
HITACHI ASAHI ELECTRON:KK

(22)Date of filing : 10.02.1994

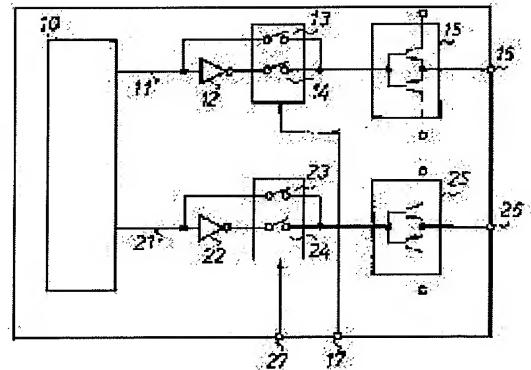
(72)Inventor : SHOJI TAKASHI
NAGATA KOHEI
ITO YUSUKE

(54) INTEGRATED CIRCUIT

(57)Abstract:

PURPOSE: To obtain an integrated circuit with high flexibility capable of controlling individually a true value of outputs from plural output terminals.

CONSTITUTION: When an input level at a control signal input terminal 17 is at a high level 'Hi', a changeover switch 13 is open and a changeover switch 14 is closed, and a signal on an output line 11 from a main circuit is inverted via a signal inversion inverter 12 and inputted to a common base of a complementary transistor pair 15. Thus, when an output from the main circuit is at a high level 'Hi' a low level signal is outputted from a pulse output terminal 16. Conversely when an output from the main circuit is at a low level 'Low' a high level signal is outputted from the pulse output terminal 16. When a high level is set to the control signal input terminal 17, an inverted output pulse of the main circuit is outputted from the pulse output terminal 16.



*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] An integrated circuit which is an integrated circuit which has two or more terminals for pulse outputs, and two or more control signal input terminals, and is characterized by enabling reversal of a pulse output from [above-mentioned / for pulse outputs] the terminals of each selectively with a control signal from two or more above-mentioned control signal input terminals.

[Claim 2] An integrated circuit which each is two or more PWM circuits which have one terminal for pulse outputs, and an integrated circuit which has two or more control signal input terminals, and is characterized by enabling reversal of a pulse output from [above-mentioned / for pulse outputs] the terminals of each selectively with a control signal from two or more above-mentioned control signal input terminals.

[Translation done.]

* NOTICES *

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] About the integrated circuit which has two or more pulse output terminals, especially, this invention enables reversal of the polarity of the output pulse from each pulse output terminal selectively, and relates [whether the true value of an output is made high-level or a low level is used, and] to the integrated circuit which can be chosen arbitrarily.

[0002]

[Description of the Prior Art] Conventionally, as for the true value of the output of an integrated circuit, having been beforehand decided by the internal configuration was common. Hereafter, it explains taking the case of the integrated circuit for control used for switching power supply. As a conventional integrated circuit for switching-power-supply control, For example, the Pulse Width Modulation circuit which comprised a triangular wave generator and a differential amplifier which are indicated to JP,3-18430,B (refer to the control circuit 14 of Drawing 1 of this gazette), and a comparator (pulse width modulation circuit.) this application specification -- a PWM circuit -- saying -- it is used. Drawing 4 is a typical example of composition of a PWM circuit. In drawing 4, PWM circuit 40 equips the inside with the triangular wave oscillator 42, the error amplifier (differential amplifier) 43, the comparator 44, and the complementary transistor pair 51. The output line 48 of the error amplifier 43 and the output line 49 of the triangular wave oscillator 42 are connected to the input of the comparator 44. The output line 50 of the comparator 44 is connected to the common base 50a of the complementary transistor 51.

[0003] As an input/output terminal of PWM circuit 40, there are the positive input terminal 45, the negative input terminal 46, the pulse output terminal 47, the high-tension input terminal 52, and the low-voltage input terminal 53. The positive input terminal 45 is connected to the positive input 45a of the error amplifier 43, and the negative input terminal 46 is connected to the negative input 46a of the error amplifier 43. The pulse output terminal 47 is connected to the common emitter 47a of the complementary transistor pair 51. The high-tension input terminal 52 and the low-voltage input terminal 53 are connected to the both ends (collector) of the complementary transistor pair 51. Although omitted in drawing 4, in addition to this, PWM circuit 40 possesses the terminal for current supply, the terminal which adjusts oscillating frequency, the terminal required for the stability of the error amplifier 43 of operation, etc.

[0004] Next, operation of the PWM circuit which has the above composition is explained using drawing 5. In the figure, 57, 58, 59, and 60 express the signal wave form of the pulse output terminal 47 of drawing 4, the output line 48 of error amplifier, the output line 49 of a triangular wave oscillator, and the output line 50 of a comparator, respectively. The signal 58 of the output line 48 of error amplifier and the signal 59 of the output line 49 of a triangular wave oscillator are inputted into the comparator 44. The signal wave form 60 of the output line 50 of the comparator 44 becomes as it is shown in a figure, and after this signal passes the complementary transistor pair 51, it outputs it as the signal 57 from the terminal 47 for pulse outputs of PWM circuit 40. If the signal of the output line 48 of the error amplifier 43 falls so that the above operation may show, the width Θ_i of a high level of the output pulse 57 from the terminal 47 for pulse outputs will spread. A PWM circuit is carried out in this way, and modulates

output pulse width with input voltage (the positive input 45a, the negative input 46a). Although the thing possessing two or more PWM circuits is also in one integrated circuit package, each PWM circuit performs operation shown in the composition and drawing 5 of drawing 4 even in such a case, respectively. As mentioned above, in the conventional PWM circuit, the relation between an input and an output was beforehand decided by the circuitry, and there was nothing that enables reversal of the output to each also in the integrated circuit which carries two or more PWM circuits. The circuit which having been beforehand decided by circuitry is common also in a common integrated circuit as for the true value of the output, and bundled all of two or more outputs up and whose reversal was enabled, For example, it existed from the former as indicated to drawing 4 [of the 72nd page of the "electronic science January, 1980 item"].26 (a), but what reverses two or more output pulses selectively did not exist.

[0005]

[Problem(s) to be Solved by the Invention]In the conventional integrated circuit which has two or more pulse output terminals, as stated above, since the true value of each output pulse was decided at the time of a circuit design, when you needed the integrated circuit with the combination of a special true value, it had to be manufactured individually and pliability was missing. Hereafter, this situation is explained taking the case of a PWM circuit. When combining a PWM circuit with other circuits, to make reverse the relation of the true value and false value of an output may be desired. The case where it combines with chopper circuits is considered. The example of various kinds of chopper circuits used for a DC to DC converter is shown in drawing 6. As for descended type chopper circuits and (b), inverted-shapes chopper circuits and (c) of (a) are pressure-up type chopper circuits. The lowered type chopper circuits of (a) of the pressure and the inverted-shapes chopper circuits of (b) possess power MOS FET71a of a P channel as a high side switch (the voltage terminal in which the switch was fixed is connected to the high-tension side), The output voltage which carries out smoothness of the voltage of the input power 70 to switching of the power metal-oxide semiconductor field effect transistor 71a of a P channel by the diode 73, the coil 72, and the capacitor 74 which constitute a rectification circuit, and wishes it is obtained. The pressure-up type chopper circuits shown in (c) possess power MOS FET71b of an N channel as a low side switch (the voltage terminal in which the switch was fixed is connected to the low-voltage side), The output voltage similarly smoothness-expected the lowered type chopper circuits of the above (a) of the pressure and the inverted-shapes chopper circuits of (b) by the diode 73, the coil 72, and the capacitor 74 which constitute a rectification circuit by considering voltage of the input power 70 as switching of power MOS FET71b is obtained.

[0006]In the chopper circuits of (a) of drawing 6, and (b), in order to set power MOS FET71a of a P channel to ON as a high side switch, it is necessary to make gate voltage lower than source voltage. Therefore, the true value of the pulse input terminal 76a serves as "LOW." On the contrary, in the chopper circuits of (c) of drawing 6, in order to set power MOS FET71b of an N channel to ON as a low side switch, it is necessary to make gate voltage higher than source voltage. Therefore, the true value of the pulse input terminal 76b serves as "HI." The PWM circuit for exclusive use which has a true value in which a high side switch differs from a low side switch as mentioned above, respectively is needed.

[0007]Generally within an electronic circuit device, not single power supply voltage but two or more power supply voltage is needed in many cases. In that case, if integrated circuits for control different, respectively were used for obtaining two or more power supply voltage, mounting is disadvantageous as compared with it not only becoming complicated, but using the integrated circuit for control of the same kind in terms of parts cost. Then, although there were some which equipped one package with two or more PWM circuits, as mentioned above, the true value of the output pulse of each PWM circuit is being fixed, and there was a problem that a user could not choose a true value individually and freely. Also when driving a step motor using a PWM circuit, in order to fix the true value of the output pulse of a PWM circuit, the PWM circuit which suits beforehand needed to be prepared.

[0008]For the above reason, the manufacturing maker of the PWM circuit had to prepare the PWM circuit of the various kind irrespective of some of demand, in order to reply to a user's

demand. In that case, the thing of a a small number of lot had a problem to which much selling prices become remarkably high as compared with a lot. In order to manufacture the PWM circuit of a various kind, it is necessary to investigate the amount demanded for every [in a user market] variety but, and when the thing of the variety which has an error in the investigation and is not out of demand is produced in large quantities, there is a danger of suffering serious damage. In a user, when the source voltage constitution in a device is changed, the PWM circuit which was being used conventionally cannot use it as it is, The special external circuit was added and there was a problem that the new PWM circuit which has a function which is made to satisfy a required function or is needed newly had to be repurchased. There was a problem that two or more PWM circuits which originally end by one had to be used. When the above thing needed the same operation similarly [when an NPN transistor is used instead of a PNP transistor and power MOS FET71b of an N channel instead of power MOS FET71a of a P channel], there was the same problem. Although the PWM circuit was made into the example and described in detail above, also in the common integrated circuit which has two or more of a certain output terminals, there was same problem from the former. The purpose of this invention solves the above-mentioned problem, and there is in providing the high integrated circuit of the pliability which can control individually the true value of the output from two or more output terminals.

[0009]

[Means for Solving the Problem]This invention adds two or more control signal input terminals (17, 27) to an integrated circuit which has two or more terminals for pulse outputs (16, 26) to achieve the above objects, It is characterized by having controlled a switch etc. by a control signal from this control signal input terminal, and enabling reversal of a pulse output from [above-mentioned / for pulse outputs] the terminals of each selectively with it. It is characterized by forming the means same to an integrated circuit which consists of two or more PWM circuits as the above.

[0010]

[Function]In this invention, a control signal is inputted from a control signal input terminal. Therefore, when it applies to the integrated circuit for control which it becomes possible to choose individually and arbitrarily the true value of the output pulse from two or more terminals for pulse outputs from an external terminal, especially has two or more PWM circuits, the object for power control, the object for step motor control, etc. can be used broadly, and can expand utility value.

[0011]

[Example]

(The 1st example) The 1st example of this invention is described using drawing 1. The figure shows the outline composition of the outputting part of the integrated circuit in this example. This example is applicable to all the integrated circuits which have two or more pulse output terminals. In the figure, the main circuit where 10 becomes a main part of an integrated circuit, and 11 and 21 The output line from the main circuit 10, The pulse output terminal from an integrated circuit, and 17 and 27 are control signal input terminals the output buffer circuit which constitute 12 and 22 from an inverter for signal reversal, and 13, 14, 23, and 24 comprised a change over switch, and comprised a complementary transistor pair 15 and 25, and 16 and 26. The control signal input terminal 17 is for controlling whether the true value of the output 16 is made high-level by switching the change over switches 13 and 14, or a low level is used. Similarly, the control signal input terminal 27 is for controlling whether the true value of the output 26 is made high-level by switching the change over switches 23 and 24, or a low level is used.

[0012]Operation of this example is explained in detail. For example, when the input level of the control signal input terminal 17 is "HI", The change over switch 13 serves as OFF, the change over switch 14 is set to ON, it is reversed via the inverter 12 for signal reversal, and the signal of the output line 11 from the main circuit 10 is inputted into the common base of the complementary transistor pair 15. Therefore, when the output from the main circuit 10 is "HI",

the signal of a low level is outputted to the terminal 16 for pulse outputs. Conversely, when the output from the main circuit 10 is "LOW", a high-level signal is outputted to the terminal 16 for pulse outputs. Therefore, when the control signal input terminal 17 is set to "HI", the terminal 16 for pulse outputs shows that the output pulse of a main circuit is reversed and is outputted.

[0013]Similarly, when the input level of the control signal input terminal 17 is "LOW", The change over switch 13 is set to ON, the change over switch 14 serves as OFF, and the signal of the output line 11 from the main circuit 10 is inputted into the common base of the direct complimentary transistor pair 15 not passing through the inverter 12 for signal reversal.

Therefore, when the output from the main circuit 10 is "HI", a high-level signal is outputted to the terminal 16 for pulse outputs. Conversely, when the output from the main circuit 10 is "LOW", the signal of a low level is outputted to the terminal 16 for pulse outputs. Therefore, when the control signal input terminal 17 is set to "LOW", the terminal 16 for pulse outputs shows that the output pulse of the main circuit 10 is outputted as it is. It is the same as the operation which also mentioned above the operation about the control signal input terminal 27 and which is related control signal input terminal 17. As long as the inverters 12 and 22 and the change over switches 13, 14, 23, and 24 in drawing 1 have the same function, the thing of what kind of composition may be sufficient as them. Although the above-mentioned example explained by the case where the number of the terminals for pulse outputs is two, it may be how many not only in two pieces. As explained above, according to the integrated circuit by this example, each of the true value of two or more pulse outputs can be freely changed now with the control signal from that of a control signal input terminal.

[0014]The (2nd example), next the 2nd example of this invention are described. Drawing 2 is for describing this example, is provided with two or more PWM circuits in one integrated circuit package, and makes selectable the true value of the output pulse of each PWM circuit with the same composition as the 1st example of the above. By doing in this way, correspondence becomes possible also to the thing which made both the chopper circuits of a high side switching system, and the chopper circuits of the low side switching system intermingled. For example, the case where it has two PWM circuits 40a and PWM circuit 40b in the one integrated circuit package 30 as shown in drawing 2 is considered. When the input level of the control signal input terminal 37a of PWM circuit 40a is "HI", the output pulse of the "LOW" true value outputs from the terminal 36a for pulse outputs, When the input level of the control signal input terminal 37a is "LOW" contrary to this, the output pulse of the "HI" true value outputs from the terminal 36a for pulse outputs. Similarly, when the input level of the control signal input terminal 37b of PWM circuit 40b is "HI", the output pulse of the "LOW" true value outputs from the terminal 36b for pulse outputs, When the input level of the control signal input terminal 37b is "LOW" contrary to this, the output pulse of the true value of "HI" outputs from the terminal 36b for pulse outputs.

[0015]If the above result is summarized, as shown in drawing 3, four kinds of combination will arise. Namely, both the item numbers 1 mean that both the outputs of PWM circuit 40a and PWM circuit 40b are "HI", when 37a and 37b are "L", and the item number 2, When 37a is "L" and 37b is "HI", the output of PWM circuit 40a by "HI." When it means that the output of PWM circuit 40b is set to "L" and 37a is ["H" and 37b of the item number 3] "L", The output of PWM circuit 40a means that the output of "L" and PWM circuit 40b becomes "H", and the item number 4 means that both the outputs of PWM circuit 40a and PWM circuit 40b are "L", when 37a is [H and 37b] H. As long as the item number 2 and the item number 3 replace the terminal 36a for pulse outputs, and the terminal 36b for pulse outputs, since a use top becomes completely the same, they may consider them actually to be three kinds of combination. As a general solution, if there are n PWM circuits, n+1 kind of combination will arise. Although n PWM circuits may be equipped with a control signal input terminal, respectively, since the combination of a passage can generally be chosen the m-th power of 2 with the signal wire of m book, the number of the lead of the integrated circuit package 30 can be stopped few. Although not shown in drawing 2, one triangular wave oscillator may be made the composition shared in PWM circuit 40a and PWM circuit 40b.

[0016]By as mentioned above, the thing for which one integrated circuit package is equipped with two or more PWM circuits, and the true value of each output pulse is made controllable with

an external terminal (control signal input terminal). The manufacturing maker of an integrated circuit can prepare the integrated circuit of various sorts conventionally, and what has that required a user chooses the integrated circuit provided with the true value of an output pulse to need can choose now the combination of the true value of an output pulse freely with one integrated circuit. therefore, in the manufacturing maker of an integrated circuit, the number of variety can be lessened substantially, and the simplification of variety management, and when many lot productions become possible, from a competition maker, the selling price can be set up low, and it is markedly alike, and becomes advantageous. Since demand investigation of each variety of a user market can also do the number of variety few, it becomes easy, and the possibility of the damage caused by the mistake in demand investigation can also be reduced substantially. In a user, correspondence becomes possible with a necessary minimum integrated circuit at various kinds of composition, without adding a special external circuit.

[0017]It can have a circuit which chooses HI or LOW of an output pulse true value of the terminal for pulse outputs on the mask of an integrated circuit, and an output pulse true value can also be chosen by internal connection of an integrated circuit. When it does in this way, the manufacturing maker of an integrated circuit, For example, by performing internal connection with the same mask to the PWM circuit of a different method, It becomes possible to respond to preparing two or more kinds of integrated circuits for control with one kind of mask, and mask variety is made into the minimum, and by the simplification and the a large number lot production of variety management, the selling price can be set up low and it becomes advantageous from a competition maker.

[0018]

[Effect of the Invention]Since according to the integrated circuit of this invention communalization of parts and a miniaturization can be attained, without providing a special circuit and there is pliability in the case of a circuit design so that clearly from the above explanation, the effect in a cost aspect and a design surface is large. By applying to especially a PWM circuit and using it as an integrated circuit for control of switching power supply, the miniaturization of a power supply, unification of a manufacturing process, etc. are possible, and low cost-ization can be attained.

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-226660

(43)公開日 平成7年(1995)8月22日

(51) Int.Cl. ⁶ H 03 K 5/00 H 02 M 3/00	識別記号 P	府内整理番号 F I	技術表示箇所 W
		H 03 K 5/00	

審査請求 未請求 請求項の数2 O.L (全6頁)

(21)出願番号 特願平6-16063

(22)出願日 平成6年(1994)2月10日

(71)出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(71)出願人 391002384
株式会社日立旭エレクトロニクス
愛知県尾張旭市晴丘町池上1番地
(72)発明者 庄司 孝
愛知県尾張旭市晴丘町池上1番地 株式会
社日立旭エレクトロニクス内
(72)発明者 永田 幸平
愛知県尾張旭市晴丘町池上1番地 株式会
社日立製作所オフィスシステム事業部内
(74)代理人 弁理士 磯村 雅俊

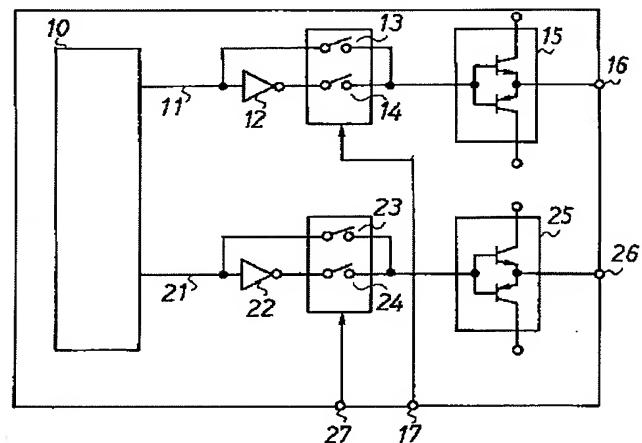
最終頁に続く

(54)【発明の名称】 集積回路

(57)【要約】

【目的】 複数の出力端子からの出力の真値を個別に制御できる柔軟性の高い集積回路を提供すること。

【構成】 制御信号入力端子17の入力レベルが“H I”的ときは、切り替えスイッチ13がOFF、切り替えスイッチ14がONとなり、主回路からの出力線11の信号は信号反転用インバータ12を経由し反転してコンプリメンタリトランジスタ対15の共通ベースに入力される。従って主回路からの出力が“H I”的ときにはパルス出力用端子16にロウレベルの信号が出力される。逆に、主回路からの出力が“LOW”的ときにはパルス出力用端子16にハイレベルの信号が出力される。従って、制御信号入力端子17を“H I”にした場合には、パルス出力用端子16からは主回路の出力パルスが反転して出力される。



【特許請求の範囲】

【請求項1】 複数のパルス出力用端子と複数の制御信号入力端子を有する集積回路であって、上記複数の制御信号入力端子からの制御信号によって上記パルス出力用端子各々からのパルス出力を選択的に反転可能にしたことを特徴とする集積回路。

【請求項2】 それぞれが1つのパルス出力用端子を有する複数のPWM回路と複数の制御信号入力端子を有する集積回路であって、上記複数の制御信号入力端子からの制御信号によって上記パルス出力用端子各々からのパルス出力を選択的に反転可能にしたことを特徴とする集積回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、複数のパルス出力端子を有する集積回路に関し、特にそれぞれのパルス出力端子からの出力パルスの極性を選択的に反転可能にし、出力の真値をハイレベルにするかロウレベルにするかを任意に選択することができる集積回路に関する。

【0002】

【従来の技術】 従来、集積回路の出力の真値はその内部構成によって予め決められているのが普通であった。以下、スイッチング電源に使用される制御用集積回路を例にとって説明する。従来のスイッチング電源制御用集積回路としては、例えば、特公平3-18430号公報

(該公報の第1図の制御回路14参照)に記載されているような三角波発生器と差動増幅器と比較器とから構成されたPulse Width Modulation回路(パルス幅変調回路。本願明細書ではPWM回路という)が利用されている。図4はPWM回路の典型的な構成例である。図4において、PWM回路40は、その内部に、三角波発振器42、エラーアンプ(差動増幅器)43、コンパレータ44、コンプリメンタリトランジスタ対51を備えている。また、エラーアンプ43の出力線48と三角波発振器42の出力線49はコンパレータ44の入力に接続されている。さらに、コンパレータ44の出力線50はコンプリメンタリトランジスタ51の共通ベース50aに接続されている。

【0003】 PWM回路40の入出力端子としては、プラス入力端子45、マイナス入力端子46、パルス出力端子47、高電圧入力端子52、低電圧入力端子53がある。プラス入力端子45はエラーアンプ43のプラス入力45aに、マイナス入力端子46はエラーアンプ43のマイナス入力46aに接続されている。パルス出力端子47はコンプリメンタリトランジスタ対51の共通エミッタ47aに接続されている。高電圧入力端子52および低電圧入力端子53はコンプリメンタリトランジスタ対51の両端(コレクタ)に接続されている。なお図4では省略しているが、PWM回路40は、そのほかに電源供給用端子、発振周波数を調整する端子、エラー

アンプ43の動作安定に必要な端子などを具備している。

【0004】 次に、以上の構成を有するPWM回路の動作を図5を用いて説明する。同図において、57、58、59、60は、それぞれ図4のパルス出力端子47、エラーアンプの出力線48、三角波発振器の出力線49、およびコンパレータの出力線50の信号波形を表したものである。エラーアンプの出力線48の信号58と三角波発振器の出力線49の信号59をコンパレータ44に入力する。コンパレータ44の出力線50の信号波形60は図のようになり、この信号はコンプリメンタリトランジスタ対51を介した後PWM回路40のパルス出力用端子47から信号57として出力する。以上の動作からわかるように、エラーアンプ43の出力線48の信号が低下すると、パルス出力用端子47からの出力パルス57の高レベルの幅Thiが広がる。PWM回路は、このようにして入力電圧(プラス入力45a、マイナス入力46a)によって出力パルス幅を変調するものである。また、1つの集積回路パッケージ内にPWM回

10

20

路を複数具備するものもあるが、その場合でも個々のPWM回路はそれぞれ図4の構成および図5に示した動作を行うものである。上述したように、従来のPWM回路では、入力と出力の関係はその回路構成によって予め決まっており、PWM回路を複数搭載した集積回路においてもその出力を個々に反転可能にするものはなかった。また、一般的な集積回路においても、その出力の真値は回路構成によって予め決まっているのが普通であり、複数の出力の全部を一括して反転可能にした回路は、例えば、「電子科学 1980年1月号」第72頁の図4.

30

26(a)に記載されているように従来から存在したが、複数の出力パルスを選択的に反転するものは存在しなかった。

【0005】

【発明が解決しようとする課題】 以上述べたように、複数のパルス出力端子を有する従来の集積回路においては、それぞれの出力パルスの真値が回路設計時に決まってしまうため、特殊な真値の組み合わせを持つ集積回路を必要とする場合にそれを個別に製造しなければならぬ柔軟性に欠けていた。以下、この事情をPWM回路を例にとって説明する。PWM回路を他の回路と組み合わせる場合には、出力の真値と偽値の関係を逆にすることが望まれる場合がある。チョッパ回路と組み合わせる場合を考える。図6にDC/DCコンバータに使う各種のチョッパ回路の例を示す。(a)は降下型チョッパ回路、(b)は反転型チョッパ回路、(c)は昇圧型チョッパ回路である。(a)の降圧型チョッパ回路と(b)の反転型チョッパ回路はハイサイドスイッチ(スイッチの固定された電圧端子が高電圧側に接続されている)としてPチャネルのパワーMOSFET71aを備えし、入力電源70の電圧をPチャネルのパワーMOS

40

50

FET71aのスイッチングと、整流回路を構成するダイオード73、コイル72、コンデンサ74により平滑して希望する出力電圧を得るものである。また、(c)に示す昇圧型チョッパ回路はローサイドスイッチ(スイッチの固定された電圧端子が低電圧側に接続されている)としてNチャネルのパワーMOSFET71bを具備し、入力電源70の電圧をパワーMOSFET71bのスイッチングと、整流回路を構成するダイオード73、コイル72、コンデンサ74により平滑して上記(a)の降圧型チョッパ回路や(b)の反転型チョッパ回路と同様に希望する出力電圧を得るものである。

【0006】図6の(a)、(b)のチョッパ回路において、ハイサイドスイッチとしてPチャネルのパワーMOSFET71aをONとするには、ゲート電圧をソース電圧より低くする必要がある。従ってパルス入力端子76aの真値は“LOW”となる。逆に、図6の(c)のチョッパ回路において、ローサイドスイッチとしてNチャネルのパワーMOSFET71bをONとするには、ゲート電圧をソース電圧より高くする必要がある。従ってパルス入力端子76bの真値は“HI”となる。以上のようにハイサイドスイッチとローサイドスイッチとでそれぞれ異なる真値を有する専用のPWM回路が必要となる。

【0007】また、一般に電子回路装置内では単一電源電圧ではなく複数の電源電圧が必要になることが多い。その場合、複数の電源電圧を得るのにそれぞれ異なる制御用集積回路を用いたのでは実装が煩雑になるだけではなく、部品代の点からみても同種類の制御用集積回路を用いるのに比較して不利である。そこで1つのパッケージに複数のPWM回路を備えたものがあるが、上述したように、それぞれのPWM回路の出力パルスの真値は固定されており、利用者が真値を個別にかつ自由に選択することができないという問題点があった。さらに、PWM回路を用いてステップモータを駆動する場合にも、PWM回路の出力パルスの真値が固定しているために予め適合するPWM回路を用意する必要があった。

【0008】以上の理由により、PWM回路の製造メーカーは、ユーザの要求に答えるために、需要の多少にかかわらず多品種のPWM回路を用意しておかなければならなかった。その場合、少数ロットのものは多数ロットと比較して売価が著しく高くなってしまう問題があった。また多品種のPWM回路を製造するためにはユーザマーケットにおける品種ごとの需要量を調査する必要があるが、その調査に誤りがあって需要のあまりない品種のものを大量に生産した場合には大きな損害をうける危険性がある。また、ユーザにおいては、装置内の電源電圧構成を変更した場合、従来使用していたPWM回路がそのまま使用できず、特別の外部回路を付加して必要な機能を満足させたり、新規に必要とする機能を有する新たなPWM回路を購入しなおさなければならないという問題

があった。また、本来1つですむPWM回路を複数使用しなければならないという問題があった。以上のこととは、PチャネルのパワーMOSFET71aの替わりにPNP形トランジスタ、また、NチャネルのパワーMOSFET71bの替わりにNPN形トランジスタを用いたときも同様であり、その他同様の動作を必要とする場合において同じ問題があった。以上PWM回路を例にして詳細に述べたが、従来からある複数の出力端子を有する一般的な集積回路においても同様な問題があった。本発明の目的は、上記の問題を解決し、複数の出力端子からの出力の真値を個別に制御できる柔軟性の高い集積回路を提供することにある。

【0009】

【課題を解決するための手段】本発明は、上記目的を達成するために、複数のパルス出力用端子(16、26)を有する集積回路に複数の制御信号入力端子(17、27)を付加し、該制御信号入力端子からの制御信号によってスイッチなどを制御して上記パルス出力用端子々々からのパルス出力を選択的に反転可能にしたことを特徴としている。また、複数のPWM回路からなる集積回路に上記と同様な手段を設けたことを特徴としている。

【0010】

【作用】本発明は、制御信号入力端子から制御信号を入力することにより、複数のパルス出力用端子からの出力パルスの真値を外部端子から個別にかつ任意に選択することが可能となり、特に複数のPWM回路を有する制御用集積回路に適用した場合には電源制御用やステップモータ制御用など幅広く使用でき利用価値を拡大できる。

【0011】

【実施例】

(第1の実施例) 本発明の第1の実施例を図1を用いて説明する。同図は本実施例における集積回路の出力部の概略構成を示したものである。本実施例は複数のパルス出力端子を有する全ての集積回路に適用可能である。同図において、10は集積回路の本体となる主回路、11および21は主回路10からの出力線、12および22は信号反転用インバータ、13、14、23および24は切り換えスイッチ、15および25はコンプリメンタリトランジスタ対で構成された出力バッファ回路、16および26は集積回路からのパルス出力端子、17および27は制御信号入力端子である。制御信号入力端子17は、切り換えスイッチ13および14を切り換え、出力16の真値をハイレベルにするかロウレベルにするかを制御するためのものである。同様に、制御信号入力端子27は、切り換えスイッチ23および24を切り換え、出力26の真値をハイレベルにするかロウレベルにするかを制御するためのものである。

【0012】本実施例の動作を詳細に説明する。例えば、制御信号入力端子17の入力レベルが“HI”的ときは、切り換えスイッチ13がOFF、切り換えスイッ

チ14がONとなり、主回路10からの出力線11の信号は信号反転用インバータ12を経由し反転してコンプリメンタリトランジスタ対15の共通ベースに入力される。従って主回路10からの出力が“H I”的ときにはパルス出力用端子16にロウレベルの信号が出力される。また逆に、主回路10からの出力が“LOW”的ときにはパルス出力用端子16にハイレベルの信号が出力される。従って、制御信号入力端子17を“H I”にした場合には、パルス出力用端子16からは主回路の出力パルスが反転して出力されることがわかる。

【0013】同様にして、制御信号入力端子17の入力レベルが“LOW”的ときは、切り換えスイッチ13がON、切り換えスイッチ14がOFFとなり、主回路10からの出力線11の信号は信号反転用インバータ12を経由せず直接コンプリメンタリトランジスタ対15の共通ベースに入力される。従って主回路10からの出力が“H I”的ときにはパルス出力用端子16にハイレベルの信号が出力される。また逆に、主回路10からの出力が“LOW”的ときにはパルス出力用端子16にロウレベルの信号が出力される。従って、制御信号入力端子17を“LOW”にした場合には、パルス出力用端子16からは主回路10の出力パルスがそのまま出力されることがわかる。制御信号入力端子27に関する動作も上述した制御信号入力端子17に関する動作と同じである。なお、図1中のインバータ12、22や切り換えスイッチ13、14、23、24は、同様な機能をもつものであれば如何なる構成のものでもよい。また上記実施例ではパルス出力用端子が2個の場合で説明したが、2個に限らず幾つあってもよい。以上説明したように、本実施例による集積回路によると、複数のパルス出力の真値のそれぞれを制御信号入力端子からの制御信号によって自由に変更できるようになる。

【0014】(第2の実施例) 次に、本発明の第2の実施例を説明する。図2は、本実施例を説明するためのもので、1つの集積回路パッケージ内に複数のPWM回路を備え、それぞれのPWM回路の出力パルスの真値を上記第1の実施例と同様な構成で選択可能としたものである。このようにすることによって、ハイサイドスイッチング方式のチョッパ回路とローサイドスイッチング方式のチョッパ回路の両方を混在させたものに対しても対応可能になる。例えば、図2に示すような1つの集積回路パッケージ30内に2つのPWM回路40a及びPWM回路40bを備えた場合について考える。PWM回路40aの制御信号入力端子37aの入力レベルが“H I”的ときパルス出力用端子36aからは“LOW”真値の出力パルスが出力し、これとは反対に制御信号入力端子37aの入力レベルが“LOW”的ときパルス出力用端子36aからは“H I”真値の出力パルスが出力する。同様に、PWM回路40bの制御信号入力端子37bの入力レベルが“H I”的ときパルス出力用端子36bか

らは“LOW”真値の出力パルスが出力し、これとは反対に制御信号入力端子37bの入力レベルが“LOW”的ときパルス出力用端子36bからは“H I”の真値の出力パルスが出力する。

【0015】以上の結果をまとめると、図3に示すように4通りの組み合わせが生じる。すなわち、項番1は、37aおよび37bがともに“L”的ときPWM回路40aおよびPWM回路40bの出力がともに“H I”であることを意味し、項番2は、37aが“L”、37bが“H I”的ときPWM回路40aの出力が“H I”で、PWM回路40bの出力が“L”になることを意味し、項番3は37aが“H”、37bが“L”的とき、PWM回路40aの出力が“L”、PWM回路40bの出力が“H”になることを意味し、項番4は37aがH、37bがHのとき、PWM回路40aおよびPWM回路40bの出力がともに“L”であることを意味している。項番2と項番3はパルス出力用端子36aとパルス出力用端子36bを入れ替えれば使用上は全く同一となるため、実際には3通りの組合せと考えてよい。一般解としては、n個のPWM回路があると、n+1通りの組合せが生じる。制御信号入力端子はn個のPWM回路にそれぞれ備えてもよいが、一般にm本の信号線で2のm乗通りの組み合わせを選択できるため、集積回路パッケージ30のリード線の本数を少なく抑えることができる。なお、図2には示されていないが、一つの三角波発振器をPWM回路40aとPWM回路40bで共用する構成にしてもよい。

【0016】以上のように、1つの集積回路パッケージに複数のPWM回路を備え、それぞれの出力パルスの真値を外部端子(制御信号入力端子)により制御可能とすることで、従来は集積回路の製造メーカが多種類の集積回路を準備し、ユーザは必要とする出力パルスの真値を備えた集積回路を選択することが必要であったものが、1つの集積回路により出力パルスの真値の組合せを自由に選択することができるようになった。従って、集積回路の製造メーカにおいては品種数を大幅に少なくすることができ、品種管理の簡素化および多数ロット生産が可能になることにより、売価を低く設定することができ競合メーカより格段に有利になる。また、ユーザマーケットの各品種の需要調査も品種の数が少なくできるので容易になり、また、需要調査の間違による損害の可能性も大幅に減らすことができる。さらに、ユーザにおいては、特別な外部回路を付加することなく、必要最小限の集積回路で各種の構成に対応が可能となる。

【0017】なお、パルス出力用端子の出力パルス真値のH IまたはLOWの選択を行う回路を集積回路のマスク上に備え、集積回路の内部接続により出力パルス真値の選択を行うこともできる。このようにすると、集積回路の製造メーカは、例えば、異なる方式のPWM回路に對して同一のマスクによる内部接続を行うことにより、

複数種類の制御用集積回路を準備するのに1種類のマスクで対応することが可能となり、マスク品種を最小限とし、品種管理の簡素化および多数ロット生産により、売価を低く設定することができ競合メーカより有利になる。

【0018】

【発明の効果】以上の説明から明らかなように、本発明の集積回路によれば、特別な回路を設けることなく部品の共通化、小型化が図れ、また回路設計の際に柔軟性があるため、コスト面および設計面での効果が大きい。特にPWM回路に適用しスイッチング電源の制御用集積回路として使用することにより、電源の小型化、製造工程の一元化などが可能であり、低コスト化が図れる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示す図である。

* 【図2】本発明の第2の実施例を示す図である。

【図3】PWM回路が2つのときの出力パルス真値の組合せを示す図である。

【図4】従来のPWM回路の例を示すブロック図である。

【図5】従来のPWM回路の動作を示す図である。

【図6】ローサイドスイッチおよびハイサイドスイッチの例を示す回路図である。

【符号の説明】

10 主回路

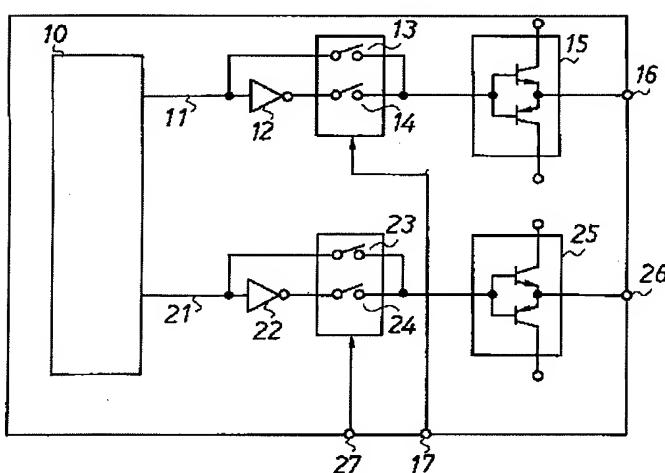
13、14、23、24 切り換えスイッチ

16、26、36a、36b パルス出力用端子

17、27、37a、37b 制御信号入力端子

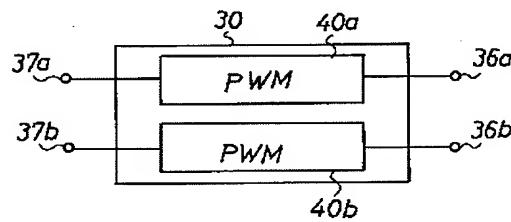
30 制御用集積回路パッケージ

40 PWM回路

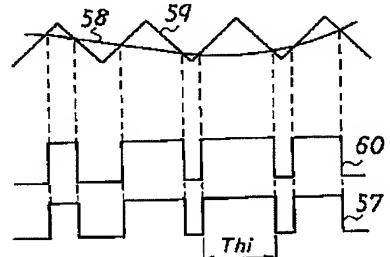


【図1】

【図2】

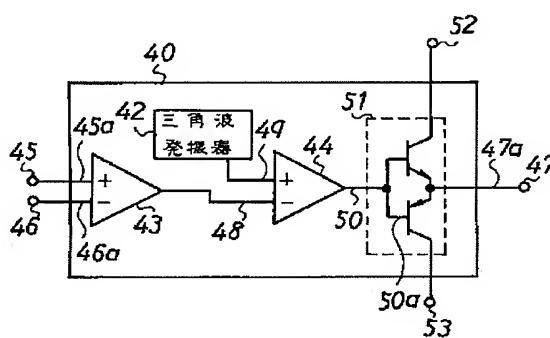


【図5】

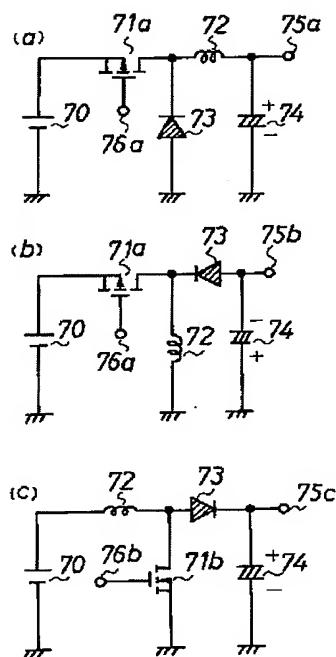


【図4】

項番	出力パルス真値	
	PWM1a	PWM1b
1	HI	HI
2	HI	LOW
3	LOW	HI
4	LOW	LOW



【図6】



フロントページの続き

(72)発明者 伊藤 雄介

愛知県尾張旭市晴丘町池上1番地 株式会
社日立旭エレクトロニクス内